

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-344573

(43)公開日 平成11年(1999)12月14日

(51)Int.Cl.<sup>6</sup>

G 0 1 T 1/24  
1/161

識別記号

F I

G 0 1 T 1/24  
1/161

C

審査請求 未請求 請求項の数24 O L (全 8 頁)

(21)出願番号 特願平10-152960

(22)出願日 平成10年(1998)6月2日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 山河 勉

栃木県大田原市下石上1385番の1 株式会

社東芝那須工場内

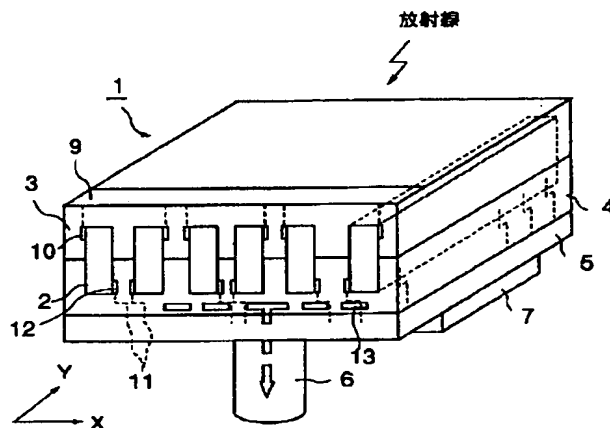
(74)代理人 弁理士 三澤 正義

(54)【発明の名称】 放射線半導体検出器および放射線半導体検出器アレイ

(57)【要約】

【課題】 従来よりも簡単に精度良く組立て可能で、空間分解能に優れる放射線半導体検出器の提供。

【解決手段】 放射線半導体検出器において、放射線検出用の複数の半導体セルを所定方向に沿って等間隔に半導体格納ケース内に配置し、前記半導体セル各々と電気的に接続する印加電極と信号取り出し電極を放射線入射方向に平行に前記ケースに設けることにより、検出器をモジュール化し、その不感帯の大きさを常に一定にする。



**【特許請求の範囲】**

【請求項 1】 放射線検出用の複数の半導体セルを所定方向に沿って所定の間隔で等間隔に半導体格納ケース内に配置し、前記半導体セル各々と電気的に接続する印加電極と信号取り出し電極を放射線入射方向に平行に設けたことを特徴とする放射線半導体検出器。

【請求項 2】 前記半導体格納ケースの外壁の厚みが、前記所定の間隔の略 2 分の 1 であることを特徴とする請求項 1 に記載の放射線半導体検出器。

【請求項 3】 前記所定の間隔が、前記所定方向の半導体セルの幅の略 1 0 分の 1 以下であることを特徴とする請求項 1 または 2 に記載の放射線半導体検出器。

【請求項 4】 前記半導体格納ケースが、上下に 2 分割された部材を着脱可能に組み合わせてなることを特徴とする請求項 1 ～ 3 のいずれか 1 項に記載の放射線半導体検出器。

【請求項 5】 前記半導体格納ケースが、一体成型品であることを特徴とする請求項 1 ～ 3 のいずれか 1 項に記載の放射線半導体検出器。

【請求項 6】 前記印加電極に電圧を供給する印加電圧線を前記半導体格納ケースの放射線入射表面に配線するかまたは前記放射線入射面近傍に埋設し、前記信号取り出し電極からの半導体信号を前記半導体格納ケースの前記放射線入射面とは反対側の底部を介して底面側から出力していることを特徴とする請求項 1 ～ 5 のいずれか 1 項に記載の放射線半導体検出器。

【請求項 7】 前記半導体セルと前記半導体格納ケースに設けられる電極とがバネ構造体を用いて電気的に接続されていることを特徴とする請求項 1 ～ 6 のいずれか 1 項に記載の放射線半導体検出器。

【請求項 8】 前記半導体セルと前記半導体格納ケースに設けられる電極とが導電性接着剤を用いて電気的に接続されていることを特徴とする請求項 1 ～ 6 のいずれか 1 項に記載の放射線半導体検出器。

【請求項 9】 前記半導体セルと前記半導体格納ケースに設けられる電極とがケースの熱膨脹および熱収縮を利用して電気的に接続されていることを特徴とする請求項 1 ～ 6 のいずれか 1 項に記載の放射線半導体検出器。

【請求項 1 0】 前記半導体セルが着脱可能に前記半導体格納ケースに実装されていることを特徴とする請求項 7 ～ 9 のいずれか 1 項に放射線半導体検出器。

【請求項 1 1】 前記所定方向に配置された前記複数の半導体セルの列を、前記所定方向に直交する方向に前記所定の間隔で前記半導体格納ケース内にさらに複数配置したことを特徴とする請求項 1 ～ 1 0 のいずれか 1 項に記載の放射線半導体検出器。

【請求項 1 2】 前記信号取り出し電極を、前記所定方向に直交する方向に前記所定の間隔で 1 つの半導体セルに対して複数設けたことを特徴とする請求項 1 ～ 1 1 のいずれか 1 項に記載の放射線半導体検出器。

【請求項 1 3】 前記 1 つの半導体セルの前記電極間にイオン注入により絶縁層を構成したことを特徴とする請求項 1 2 に記載の放射線半導体検出器。

【請求項 1 4】 前記 1 つの半導体セルの前記電極間に絶縁用の溝を設けたことを特徴とする請求項 1 2 に記載の放射線半導体検出器。

【請求項 1 5】 前記半導体格納ケースの放射線入射面とは反対側の面に、放射線入射方向から見たときに前記放射線入射面からはみ出さない大きさの信号処理回路部および支持脚部を配置したことを特徴とする請求項 1 ～ 1 4 のいずれか 1 項に記載の放射線半導体検出器。

【請求項 1 6】 前記信号処理回路部および支持脚部の少なくとも一部が、前記半導体格納ケースまたはその下部を構成する部材と一体成型品として製造されていることを特徴とする請求項 1 5 に記載の放射線半導体検出器。

【請求項 1 7】 前記支持脚部の端部に金属板を固定したことを特徴とする請求項 1 5 または 1 6 に記載の放射線半導体検出器。

【請求項 1 8】 前記放射線半導体検出器の放射線入射面の反対側の底部内に、グランド面と、そのグランド電位を前記ケース外部に導くグランドパターンとを設け、前記グランドパターンが前記支持脚部を介して前記金属板に接続されていることを特徴とする請求項 1 7 に記載の放射線半導体検出器。

【請求項 1 9】 前記コネクタの端部が直接的にまたは導線を介してマザーボードと電気的に接続しており、前記金属板が前記半導体格納ケースの放射線入射面とは反対側の面と前記マザーボードとの間に位置していることを特徴とする請求項 1 8 に記載の放射線半導体検出器。

【請求項 2 0】 前記金属板を冷却する冷却手段を設けたことを特徴とする請求項 1 7 ～ 1 9 のいずれか 1 項に記載の放射線半導体検出器。

【請求項 2 1】 放射線検出用の複数の半導体セルを所定方向に沿って所定の間隔で等間隔に半導体格納ケース内に配置し、前記半導体セル各々と電気的に接続する印加電極と信号取り出し電極を放射線入射方向に平行に設けた放射線半導体検出器を所定方向に密着配置して構成したことを特徴とする放射線半導体検出器アレイ。

【請求項 2 2】 放射線検出用の複数の半導体セルを所定方向に沿って所定の間隔で等間隔に半導体格納ケース内に配置し、前記半導体セル各々と電気的に接続する印加電極と信号取り出し電極を放射線入射方向に平行に設けた放射線半導体検出器をさらに前記所定方向と直交する方向にも密着配置して構成したことを特徴とする請求項 2 1 に記載の放射線半導体検出器アレイ。

【請求項 2 3】 少なくとも 2 つの電極を有する放射線検出用の複数の半導体セルと、前記複数の半導体セルを挿入する複数の溝を有する第 1 の半導体格納ケース部材と、

前記複数の半導体セルを挿入する複数の溝を有し、前記第 1 の半導体格納ケース部材と共に前記複数の半導体セルを格納する半導体格納ケースを形成する第 2 の半導体格納ケース部材と、

前記第 1 の半導体格納ケース部材に取り付けられ、前記半導体セルの 1 つの電極に電気的に接続される第 1 の配線と、

前記第 2 の半導体格納ケース部材に取り付けられ、前記半導体セルの前記第 1 の配線とは異なる電極に電気的に接続される第 2 の配線とを有することを特徴とする放射線半導体検出器。

【請求項 2 4】 前記第 1 の配線が前記半導体セルに印加電圧を供給する配線であり、

前記第 2 の配線が前記半導体セルの出力信号を、放射線の入射を検出する信号処理部に供給する配線であり、

前記第 1 の半導体格納ケース部材が前記半導体格納ケースの放射線入射面側に配置される部材であり、

前記第 2 の半導体格納ケース部材が前記半導体格納ケースの放射線入射面とは前記第 1 の半導体格納ケース部材を介して反対側に配置され、且つ前記信号処理部と近接して配置される部材であることを特徴とする請求項 2 3 に記載の放射線半導体検出器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、被検体に投与された放射性同位元素（R I）から放射される放射線を検出し、放射性同位元素の体内分布を画像化するに用いる放射線半導体検出器アレイに関する。

【0002】

【従来技術】 被検体に投与された放射性同位元素（R I）から放射される放射線を検出する放射線検出器は、核医学診断装置において最も重要な構成要素の 1 つであり、放射線検出器の性能が、空間分解能やエネルギー分解能、さらには計数特性等といった装置全体の性能を左右するといっても過言ではない。

【0003】 現在、放射線検出器として広く一般的に用いられているのはシンチレーション型検出器、特にシンチレータ（蛍光体）、ライトガイドおよび光電子増倍管（PMT）アレイを組み合わせるアンガー型検出器である。

【0004】 しかし、このシンチレーション型検出器は、放射線の入射によりシンチレータで発生した光を、ライトガイドを介して、その背面に稠密に配置した複数の光電子増倍管またはフォトダイオードで電気信号に変換して検出する構造となっているために、非常に大型で重いものとならざるをえない。また、放射線—光—電気信号という 2 段階の変換を行っているために、そのエネルギー分解能にも限界がある。

【0005】 これに対して、近年発展しつつある半導体検出器は、バイアス電圧を印加した半導体に放射線が入

射されると半導体内に多数発生する電子と正孔の対のそれぞれが正電極と負電極に移動する際に誘導される誘導電荷を正電極側に設けるチャージアンプに蓄積してエネルギーに比例した信号として出力する。従って、半導体検出器は、放射線—電気信号という 1 段階の変換で直接的に高変換効率で放射線を検出することが可能であり、しかも半導体セル（セル）で放射線を個別に検出することも可能であることから、エネルギー分解能や計数特性の大幅な向上が図れるものと期待されている。

【0006】 また、半導体検出器は、用いる半導体の結晶サイズがアンガー型検出器に広く採用されているシンチレータ（Na I）と比べて小さいので十分な視野を確保するために半導体の 2 次元セルアレイならびにプリアンプおよび読み出し回路などからなる信号処理部を内蔵した半導体セルアレイモジュール（モジュール）を稠密に配置して構成されることが一般的であるが、半導体検出器にはライトガイドや光電子増倍管が不要であることから、放射線検出器の小型軽量化が期待されている。

【0007】 半導体検出器には、例えば CdTe や CdZnTe 等のテルル化カドミウム系化合物半導体の放射線入射面にバイアス電極を、そして半導体を挟んで対向する裏面に信号取り出し電極を設け、縦横に素子分離して 2 次元的なアレイを形作り、印加（バイアス）電極を通過して入射してきた放射線を吸収するように構成したものが多く、最近では、半導体セルを放射線の入射方向に略平行に縦置きにしてアレイ状に配列させた構造も提案されている。

【0008】 半導体セルを縦置きにすると、放射線入射方向に対して垂直方向に印加（バイアス）電圧を印加することになり、印加電圧を高くすることなく放射線を吸収する方向の距離を十分に長くすることができる。

【0009】

【発明が解決しようとする課題】 しかし、このような従来の縦置きタイプの半導体検出器では、物理的に独立したセルを配列してアレイ構造を形成するために、1 つのセルを素子分離してアレイ構造を形成する従来の横置きタイプに比べて、配列精度が低下するという問題、即ち、モジュール間のデッドスペース（不感帯）のみならずモジュール内の半導体セル間の不感帯の大きさ（厚み）にバラツキが出て不均一となるという問題があり、そのために、独特のアーチファクトを生むなどして画像の構成が難しいという難点があった。

【0010】 また、電極層および絶縁層等を挟み、且つ上記した不感帯の大きさのバラツキを調整する余地を設けるために、隣接する半導体セル間の不感帯はある程度大きくする必要があり、セル密度（空間分解能）の向上にも限度があった。

【0011】 さらに、従来の構成からなるモジュールでは、各モジュール内で不感帯の大きさを均一に調整し得ても、不感帯の大きさはモジュール毎に微妙に異なっ

しまい、そのようなモジュールを複数組み合わせる検出器では、SPECT (Single Photon Emission Computed Tomography) を実施する際の画像収集において歪みのない鮮明な画像を得るために、非常に複雑な画像処理や機械的工夫が必要であった。

【0012】本発明の目的は、従来よりも簡単に精度良く組立て可能で、空間分解能に優れ、そして画像形成のための信号処理が簡便な放射線半導体検出器アレイを提供することである。

【0013】

【課題を解決するための手段】上記課題を解決するために、請求項1に係る本発明の放射線半導体検出器は、放射線検出用の複数の半導体セルを所定方向に沿って所定の間隔で等間隔に半導体格納ケース内に配置し、前記半導体セル各々と電氣的に接続する印加電極と信号取り出し電極を放射線入射方向に平行に設けたことを特徴とする。

【0014】また、好ましくは、請求項1において、前記半導体格納ケースの外壁の厚みが、前記所定の間隔の略2分の1であることを特徴とする。

【0015】また、好ましくは、請求項1および2において、前記所定の間隔が、前記所定方向の半導体セルの幅の略10分の1以下であることを特徴とする。

【0016】また、好ましくは、請求項1～3において、前記半導体格納ケースが、上下に2分割された部材を着脱可能に組み合わせてなることを特徴とする。

【0017】また、好ましくは、請求項1～3において、前記半導体格納ケースが、一体成型品であることを特徴とする。

【0018】また、好ましくは、請求項1～5において、前記印加電極に電圧を供給する印加電圧線を前記半導体格納ケースの放射線入射表面に配線するかまたは前記放射線入射面近傍に埋設し、前記信号取り出し電極からの半導体信号を前記半導体格納ケースの前記放射線入射面とは反対側の底部を介して底面側から出力していることを特徴とする。

【0019】また、好ましくは、請求項1～6において、前記半導体セルと前記半導体格納ケースに設けられる電極とがバネ構造体を用いて電氣的に接続されていることを特徴とする。

【0020】また、好ましくは、請求項1～6において、前記半導体セルと前記半導体格納ケースに設けられる電極とが導電性接着剤を用いて電氣的に接続されていることを特徴とする。

【0021】また、好ましくは、請求項1～6において、前記半導体セルと前記半導体格納ケースに設けられる電極とがケースの熱膨脹および熱収縮を利用して電氣的に接続されていることを特徴とする。

【0022】また、好ましくは、請求項7～9におい

て、前記半導体セルが着脱可能に前記半導体格納ケースに実装されていることを特徴とする。

【0023】また、好ましくは、請求項1～10において、前記所定方向に配置された前記複数の半導体セルの列を、前記所定方向に直交する方向に前記所定の間隔で前記半導体格納ケース内にさらに複数配置したことを特徴とする。

【0024】また、好ましくは、請求項1～11において、前記信号取り出し電極を、前記所定方向に直交する方向に前記等間隔で1つの半導体セルに対して複数設けたことを特徴とする。

【0025】また、好ましくは、請求項12において、前記1つの半導体セルの前記電極間イオン注入により絶縁層を構成したことを特徴とする。

【0026】また、好ましくは、請求項12において、前記1つの半導体セルの前記電極間に絶縁用の溝を設けたことを特徴とする。

【0027】また、好ましくは、請求項1～14において、前記半導体格納ケースの放射線入射面とは反対側の面に、放射線入射方向から見たときに前記放射線入射面からはみ出さない大きさの信号処理回路部および支持脚部を配置したことを特徴とする。

【0028】また、好ましくは、請求項15において、前記信号処理回路部および支持脚部の少なくとも一部が、前記半導体格納ケースまたはその下部を構成する部材と一体成型品として製造されていることを特徴とする。

【0029】また、好ましくは、請求項15および16において、前記支持脚部の端部に金属板を固定したことを特徴とする。

【0030】また、好ましくは、請求項17において、前記放射線半導体検出器の放射線入射面の反対側の底部内に、グランド面と、そのグランド電位を前記ケース外部に導くグランドパターンとを設け、前記グランドパターンが前記支持脚部を介して前記金属板に接続されていることを特徴とする。

【0031】また、好ましくは、請求項18において、前記コネクタの端部が直接的にまたは導線を介してマザーボードと電氣的に接続しており、前記金属板が前記半導体格納ケースの放射線入射面とは反対側の面と前記マザーボードとの間に位置していることを特徴とする。

【0032】また、好ましくは、請求項17～19において、前記金属板を冷却する冷却手段を設けたことを特徴とする。

【0033】さらに、上記課題を解決するために、請求項21に係る本発明の放射線半導体検出器アレイは、放射線検出用の複数の半導体セルを所定方向に沿って所定の間隔で等間隔に半導体格納ケース内に配置し、前記半導体セル各々と電氣的に接続する印加電極と信号取り出し電極を放射線入射方向に平行に設けた放射線半導体検

出器を所定方向に密着配置して構成することを特徴とする。

【0034】好ましくは、請求項21において、前記放射線半導体検出器をさらに前記所定方向と直交する方向にも密着配置して構成することを特徴とする。

【0035】さらに、上記課題を解決するために、請求項23に係る本発明の放射線半導体検出器は、少なくとも2つの電極を有する放射線検出用の複数の半導体セルと、前記複数の半導体セルを挿入する複数の溝を有する第1の半導体格納ケース部材と、前記複数の半導体セルを挿入する複数の溝を有し、前記第1の半導体格納ケース部材と共に前記複数の半導体セルを格納する半導体格納ケースを形成する第2の半導体格納ケース部材と、前記第1の半導体格納ケース部材に取り付けられ、前記半導体セルの1つの電極に電気的に接続される第1の配線と、前記第2の半導体格納ケース部材に取り付けられ、前記半導体セルの前記第1の配線とは異なる電極に電気的に接続される第2の配線とを有することを特徴とする。

【0036】好ましくは、請求項23において、前記第1の配線が前記半導体セルに印加電圧を供給する配線であり、前記第2の配線が前記半導体セルの出力信号を、放射線の入射を検出する信号処理部に供給する配線であり、前記第1の半導体格納ケース部材が前記半導体格納ケースの放射線入射面側に配置される部材であり、前記第2の半導体格納ケース部材が前記半導体格納ケースの放射線入射面とは前記第1の半導体格納ケース部材を介して反対側に配置され、且つ前記信号処理部と近接して配置される部材であることを特徴とする。

【0037】

【発明の実施の形態】以下、図面を参照して、本発明の放射線半導体検出器の好ましい実施形態について説明する。なお、ここでは本発明の放射線半導体検出器を、被検体に投与された放射性同位元素（R I）の体内分布をプレーナ像、SPECT像またはPET像として映像（または画像）化する核医学診断装置（ガンマカメラ）に装備される放射線半導体検出器として説明するが、本発明の放射線半導体検出器の適用はこのガンマカメラに限定されることはなく、X線コンピュータ断層撮影装置（俗称CTスキャナ）や、その他の例えば非破壊検査等の分野で用いられる装置に適用することもできる。

【0038】本発明の放射線半導体検出器は、1つまたは複数の本発明の半導体セルアレイモジュールをマザーボード上に実装して概略構成される。なお、1つのモジュールからなる検出器と区別するために、便宜上、複数のモジュールからなる検出器を放射線半導体検出器アレイと称することがある。

【0039】〔第1の実施の形態〕本発明の半導体セルアレイモジュール1の模式的な斜視断面図を図1に示し、模式的な正面断面図を図2に示す。

【0040】本モジュール1は、半導体セル2、上側半導体ケース（上側ケース）3および下側半導体ケース（下側ケース）4、信号線格納ケース5、支持脚部6、コネクタ（出力端子）7、ASIC（特定用途向け集積回路）8、印加電圧線9、印加電極10、信号線11、信号取り出し電極12ならびにグランドパターン13から概略構成されている。

【0041】図1および図2によれば、本モジュール1は、印加電圧線9および印加電極10を備える上側ケース3と、信号線11、信号取り出し電極12およびグランドパターン13を備える下側ケース4とにそれぞれ設けた半導体格納溝18に半導体セル2を配置し、両ケース3、4を組合わせて半導体ケースを形成し、前記下側ケース4の上側ケース3との接合面に対して反対側の面上に信号線格納ケース5、コネクタ（出力端子）7およびASIC（特定用途向け集積回路）8を含んでなる信号処理部を設け、そのさらに下部に支持脚部6を設けて概略構成されている。

【0042】半導体セル2は、例えばCdTeやCdZnTe等のテルル化カドミウム系化合物半導体結晶に印加電極面および信号取り出し電極面を設けて作成した半導体セルであり、櫛歯状の上側ケース3と下側ケース4との間の溝18の間に、両方のケースに密着して等間隔に縦置きに設置されており、各半導体セル2の放射線入射方向と略平行するそれぞれの電極面に、上側ケース3と下側ケース4とにそれぞれ設けられた印加（バイアス）電極10と信号取り出し電極12が接触させられている。

【0043】この時、半導体セル2は、所定方向（図1のX方向）に1列に並べられて1次元アレイを構成していても、さらに前記所定方向と直交する方向（図1のY方向）にも複数列並べられて2次元アレイを構成していてもよい。また、2次元アレイを構成するときには、前記Y方向に複数の半導体セル2を並べることも、あるいは1つの半導体セル2の2種類の電極双方または信号取り出し電極を前記Y方向に適当な等間隔で複数に分けて互いに電気的に絶縁させて設けることにより素子分離することもできる。図1に示した実施形態では、Y方向（前記所定方向と直交する方向）に複数設けた信号取り出し電極で1つの半導体セル2を素子分離して2次元アレイを構成している。なお、半導体素子間の絶縁は、例えば半導体結晶の電極間にイオン注入処理を施して結晶内に絶縁分離層を設ける、または結晶の電極間に適当な長さの切り込み溝を入れて絶縁分離層を設ける等の方法により行うことができる。このとき、これらの絶縁分離層の厚みを、前記X（所定方向）における隣接半導体セル間の距離と等しくして、2次元半導体セルアレイ全てにおいて不感帯の大きさを等しくする。

【0044】上側ケース3および下側ケース4にそれぞれ設けられた半導体格納溝18の半導体セルと接する側

面に各々印加電極 1 0 および信号取り出し電極 1 2 が設けられている。このとき、電極 1 0 および 1 2 は同種類の電極同士が対向するように設けられており、これに合わせて、半導体セル 2 も常に印加電極側の面同士または信号取り出し電極側の面同士が向き合うように配置されている。従って、印加電極 1 0 は、隣り合う 2 つの半導体セルで共有されることも、前記 Y 方向に同列に並んだ複数の半導体セルまたは半導体素子の間で共有されることもできる。

【0045】上記の通り、半導体セル 2 は、前記 X 方向に並んで、常に印加電極側の面同士または信号取り出し電極側の面同士が向き合うように配置されているので、信号取り出し電極 1 2 同士は隣接して印加電極 1 0 と近接することがなく、印加電圧によるノイズの影響を受け難くなるので、S/N 比の高い良好な信号が得られると共に、電極間の距離を小さくして不感帯の大きさを小さくすることが可能である。

【0046】半導体セル 2 の格納は、完全に一体化したケース内に埋設して、または複数の分割したケース内に設置して行われ得るが、実装の容易性や半導体の機械的ストレス等の観点からは、例えば図 1 の上下に 2 分割した上側半導体格納ケース 3 および下側半導体格納ケース 4 などのような分割したケース内に設置して行うことが好ましい。半導体セルを格納するケースは、通常放射線検出器に用いられる材料、例えば良好な放射線特性を有する耐熱性絶縁性成形材料を所定の形状寸法で成形して作成することができるが、適当な金属薄膜などの補強材を前記の如き成形材料で挟んで成形するなどの方法によりケースの物理的強度を強化してあることが好ましい。

【0047】半導体を格納する上側ケース 3 および下側ケース 4 には、両者を組立て一体化したときに半導体セルがその壁面に密着して嵌まる大きさで、半導体セルを設置するための溝 1 8 が所定の間隔で等間隔に所定の数だけ設けられており、ケース外側面とそれに隣接する溝 1 8 との距離（即ちケース側壁の厚み  $t$ ）が、隣接する溝同士の距離  $T$  の 2 分の 1（ $T = 2t$ ）となっている。従って、本発明のモジュールを複数個稠密に配置してより視野の広い検知器を構成したときに、モジュールを挟んで隣接する半導体セル間の距離とモジュール内で隣接する半導体セル間の距離が等しくなるので、全ての不感帯の大きさを、例えば有感帯の大きさの 10 分の 1 等の一定の大きさに保つことができる。

【0048】このように本発明の半導体セルアレイモジュール 1 によれば、セル間には必ず電極および絶縁層を設けなければならないものの、隣接半導体セル間の距離を非常に小さくすることが電気的には可能であるが、ケース全体の物理的強度を保ち、部材作成時の機械的精度を確保する必要もあり、現状ではこれらの要因にて本発明における隣接半導体セル間の距離が規定されてしまう。従って、現時点では半導体セル間の距離は半導体セ

ルの厚み（即ち有感帯の大きさ）の約 20 分の 1 程度までしか小さくすることができないが、本発明によれば、新規ケース材料の開発等の周辺技術の進歩に伴い、半導体セル間の距離である不感帯の大きさを小さくして空間分解能のさらなる向上を図ることが可能である。

【0049】ケース側の電極と半導体セルとの接続は、導電性接着剤を用いる等の半導体セルを接着する方法、あるいは、ケースを加熱して熱膨張させた状態でセルを実装した後ケースの熱収縮により電極とセルとの電気的接続を確保したり、電極を例えば板バネ等の弾性構造を有する形状とするかまたは例えばバネやスプリングのような弾性構造体等の機械的に密着させ得る手段を設ける等の半導体セルを接着しない方法などの種々の方法により行って、電極とセルとを確実に電気的に接続させることができる。しかし、例えば実装した半導体セルの中に不良品が見つかり交換が必要な場合等の保守作業の利便性を考慮すると、ケース側電極とセルとの接続は、セルを接着しない、半導体セルの交換の可能な方法であることが好ましい。

【0050】上側ケース 3 に設けられた印加電極 1 0 は、上側ケース 3 内部または放射線入射面上に配線される 1 本の印加電圧線（印加電圧パターン）9 に電気的に接続されている。本モジュールを複数個用いた検出器を構成するときに、この印加電圧線 9 を放射線入射面上に配線してその端部に適当なコネクタを設けてあれば、全モジュールで容易に印加電圧線 9 を共通化し得るので有利である。

【0051】下側ケース 4 に設けられた信号取り出し電極 1 2 は、各々独立した信号線（信号パターン）11 に電気的に接続されており、それぞれの信号線 11 は下側ケース 4 から信号処理回路部へと導かれている。

【0052】本実施形態における信号回路部は、図 1 および図 2 に示す信号線格納ケース 5、ASIC 8、コネクタ 7 から概略構成されている。

【0053】信号格納ケース 5 は、下側ケース 4 の下に、下側ケース 4 の下面からはみださない大きさで設けられており、さらにその下に、所定の数の ASIC 8、コネクタ 7 および支持脚部 6 が設けられているが、さらに ADC（アナログ・デジタル変換器）等の所望の機器またはその他の部材が設けられていてもよい。

【0054】以上に述べた部材の全てまたはその幾つかは、一体成型品として製造されることもできる。

【0055】グランドパターン 13 が下側ケース 4 の底部内部に可能な限り大きく配されており、これにより非常に微小な信号である半導体信号へのノイズの影響を抑えている。このグランドパターン 13 は、信号線格納ケース 5 を通って支持脚部 6 内部をその下端部にまで延ばされている。

【0056】支持脚部 6 を本モジュール下段に配置する銅板等の金属板に固定することによって、本モジュール

の位置決めおよび支持を行うと同時に前記グラウンドパターン 1 3 と金属板を電氣的に接続させることができる。この接続によって絶縁を確保すると共に、モジュール内部の熱の放散をも行うことができる。従って、この支持脚部 6 は、本モジュールにおいては、位置決め手段、支持手段、絶縁手段ならびに放熱手段を兼ねている。支持脚部 6 と金属板との接続は、支持脚部 6 にねじ構造を設けてねじ止めしたり、スライド固定させたり、あるいはモジュール配置後にくさび機能を用いて固定するなどといった、種々の慣用の手法で行うことができる。

【0057】金属板に冷却ファンを設けて熱の放散効率を向上させたり、例えばベルチェ冷却素子との接触面を有する水管を金属板に配設して循環系を構成させるなどのより高精度の温度管理を行うこともできる。なお、金属板をモジュールとマザーボードとの間に挟むように配置して、電氣的なアイソレーションの確保およびマザーボードからの熱の遮断を図ることが好ましい。

【0058】〔第2の実施形態〕以上に詳説した半導体セルアレイモジュール 1 を用いた本発明の放射線半導体検出器を密着させて複数個密に配置してさらに視野の広い放射線半導体検出器アレイを構成した実施形態を、図 3 および 4 を参照して説明する。

【0059】図 3 は比較的小型のモジュール 1 を多数個密に固定ナット 1 5 を用いて銅板 1 4 上に固定してマザーボード 1 6 に実装した 2 次元放射線半導体検出器アレイを示し、図 4 は図 3 で用いたよりも大型のモジュール 1 を用いた以外は図 3 と同様の 2 次元放射線半導体検出器アレイを示している。

【0060】これらの実施形態においては、印加電圧パターン 9 を上側ケース 2 の放射線入射面表面に配してモジュール間での共通化を図っている。また、モジュールの支持脚部 6 と銅板 1 4 との接続は固定ナット 1 5 を用いて行い、アレイ側面部に鉛等のシールド 1 7 を設けてノイズの低減化を図っている。

【0061】ガンマ線入射により発生する半導体信号は、信号取り出し電極 1 2 から信号線 1 1 を介して ASIC 8 に送られ、ASIC 8 で処理された後にコネクタ 7 を経てマザーボード 1 6 に取り出される。このとき、本発明のモジュールを複数個個密に配置してより視野の広い検出器を構成した図 3 および図 4 の実施形態において、既述の通り検出器モジュールの外側面とそれに隣接する半導体セルの間の距離は検出器モジュール内で隣接する半導体セル間の距離の  $1/2$  であるので、検出器モジュールを挟んで隣接する半導体セル間の距離は検出器モジュール内で隣接する半導体セル間の距離と等しく、全ての不感帯の大きさが、例えば有感帯の大きさの  $1/10$  分の 1 等の一定の大きさに保たれている。

【0062】図 3 の検出器と図 4 の検出器を比較すると、より大型のモジュール 1 を用いてより少ないモジュールで構成した図 4 の検出器の方が、図 3 の検出器に比

べて、コネクタ 7 および支持脚部 6 等の数が少なく構成が簡単になると共にモジュール 1 およびマザーボード 1 6 内部で回路の実装スペースが広く取れること、銅板による電氣的アイソレーションの効果が大きくなること、そしてモジュール 1 同士の接触部位の数が少なく半導体セル間の距離である不感帯の大きさを均一に配置しやすいこと等の点で有利ではあるが、これらは実施設計上の差異にすぎず、使用するモジュールの大きさおよび数などは製造技術やコスト等の諸条件に応じて決定される。

#### 【0063】

【発明の効果】本発明の放射線半導体検出器（アレイ）は、半導体セルを縦置きに高精度で等間隔に密度高く配置し、モジュール内のセル間の距離とモジュール外壁の厚みとの比を  $2:1$  とし、構造体中に電氣的な配線を組み込み、全ての部材が一体化成型品として製造され得る構造を有する構成をとるので、検出感度およびエネルギー分解能の劣化を招かずに放射線吸収方向の半導体の厚みを変更することを可能にし、セル密度（空間分解能）を高くし、画像（映像）形成のための信号処理を容易にし、回路の設計を容易にし、部品点数および組立工数を削減し、組立精度の向上および製品の小型化を図ることができる。

#### 【図面の簡単な説明】

【図 1】本発明の放射線半導体検出器に用いる半導体セルアレイモジュールの 1 実施形態を模式的に示す斜視断面図である。

【図 2】本発明の放射線半導体検出器に用いる半導体セルアレイモジュールの 1 実施形態を模式的に示す分解正面図である。

【図 3】本発明による 2 次元放射線半導体検出器アレイの 1 実施形態を模式的に示す正面図である。

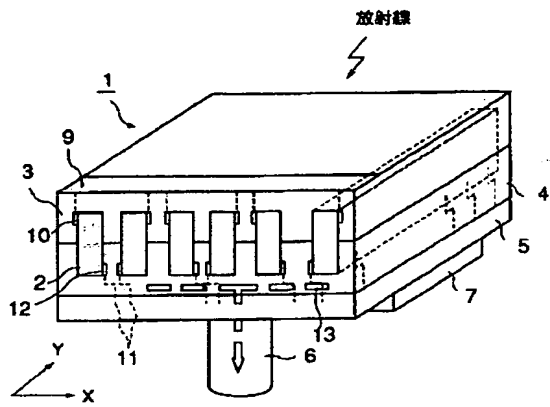
【図 4】本発明による 2 次元放射線半導体検出器アレイの別の実施形態を模式的に示す正面図である。

#### 【符号の説明】

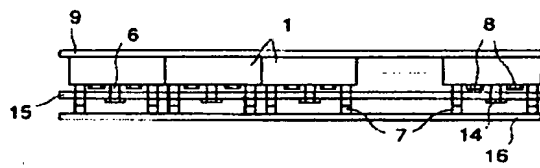
- 1 半導体セルアレイモジュール
- 2 半導体セル
- 3 上側半導体ケース（上側ケース）
- 4 下側半導体ケース（下側ケース）
- 5 信号線格納ケース
- 6 支持脚部
- 7 コネクタ（出力端子）
- 8 ASIC（特定用途向け集積回路）
- 9 印加電圧線
- 10 印加電極
- 11 信号線
- 12 信号取り出し電極
- 13 グラウンドパターン
- 14 固定ナット
- 15 銅板
- 16 マザーボード

1 7 シールド

【図 1】

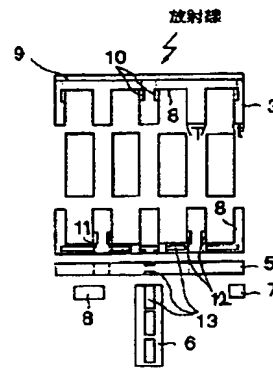


【図 3】



1 8 半導体格納溝

【図 2】



【図 4】

